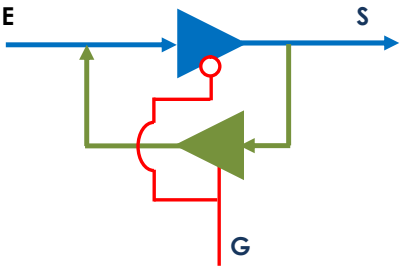
Université de Jijel
Faculté des Sciences & de la Technologie
Département d'Electronique
Licence : Electronique
Matière : ***Systèmes à Microprocesseurs***

E.M.D

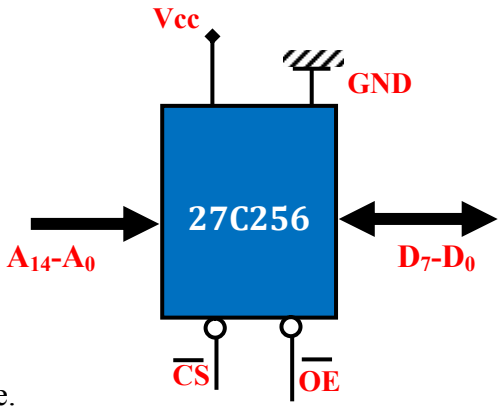
EXERCICE 01 (07 pts)

1. Où se trouvent les éléments suivants dans une architecture d'un ordinateur : IP, RA, RI, GS, PSW, RM, Acc.
2. Mémoires à accès aléatoires ou séquentiels ? Discuter…
3. Qu'est-ce qu'un code d'instruction ? Schématiser la forme générale d'une instruction. Expliquer brièvement : Machine à 02 adresses.
4. Citer les cas d'accès (tous les cas possibles) à la mémoire centrale durant l'exécution d'une instruction.
5. Architectures de Von Neumann et de Harvard. Quelle est la différence ?
6. Citer toutes les registres internes du microprocesseur 8085 tout en indiquant la taille de chacun. Discuter…
7. A quoi sert la PILE dans le microprocesseur 8085 ? Quelles sont ses propres instructions ?
8. Quelles sont les étapes d'exécution d'une instruction ?
9. Schématiser les segments de la mémoire centrale d'un microprocesseur 8085 ainsi que les différents registres d'adresses correspondants.
10. A quoi servent les modes d'adressage ? Citer tous les modes pour le microprocesseur 8085 avec des exemples.
11. Donner la fonction du circuit suivant :



EXERCICE 02 (07 pts)

1. Soit le schéma de la mémoire EPROM **27C256**. Déterminer :



- ✓ Le nombre de fils d'adresses.
- ✓ Le nombre de fils de données.
- ✓ Donner la capacité mémoire en Kilo byte et en Kilo octet.
- ✓ La plage d'adresse (en Hexadécimal) utilisée pour cette mémoire.

2. On considère un système à base d'un microprocesseur avec la configuration suivante :
   - Mot mémoire de taille 1 byte.
   - Bus d'adresse de taille 16 bits.
   - Mémoire RAM de taille 64 Kilo bytes.

- ✓ Quelle est la taille maximale que peut avoir la mémoire centrale sur cette machine ?
- ✓ Donner le schéma bloc de ce système.
- ✓ Déterminer la plage d'adressage de cette mémoire.
- ✓ On désire réaliser une RAM de 64 Kilo bytes à l'aide de deux puces mémoires. Quel type d'assemblage doit-on réaliser ?
- ✓ Donner le schéma de câblage de cette nouvelle configuration.

✓ On souhaite construire une mémoire de 32K x 16 bits à partir de mémoires de 32K x 8 bits. Comment peut-on faire ?

EXERCICE 02 (06 pts)

1. Ecrire un programme assembleur 8085 qui permet de :

Tâche 1 :	Transférer la valeur BCH vers le registre BC ;
Tâche 2 :	Soustraire le contenu du registre BC avec le contenu de l'adresse mémoire BCH;
Tâche 3 :	Additionner le contenu de l'adresse mémoire BCH avec le contenu de l'adresse mémoire DEH et mettre le résultat dans l'adresse mémoire FFH;
Tâche 4 :	Additionner le contenu de l'accumulateur avec la valeur 1010H ;
Tâche 5 :	Transférer le contenu de l'accumulateur à l'adresse mémoire 0F0FH;
Tâche 5 :	Additionner le contenu de l'adresse mémoire F000H avec le contenu de registre D et mettre le résultat dans l'adresse mémoire F000H;

Remarque : Signaler en cas d'erreur(s) dans l'énoncé du programme et donner des propositions.

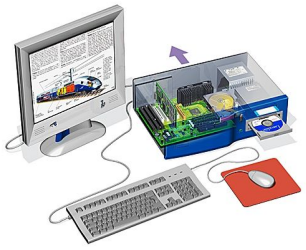
✓ Quel est le mode d'adressage utilisé pour chaque instruction de ce programme ?

✓ Quel est le nombre de fois où l'accès à la mémoire centrale est effectué pour l'exécution du programme précédent ? Discuter…

2. Ecrire un programme en assembleur 8085 qui réalise l'addition de 2 nombres de 2 octets chacun qui sont dans les cases mémoires d'adresse 8000h, 8001h et 8002h, 8003h ; on met le résultat dans les cases mémoires 8010h et 8011h.

3. Quelle est la tâche réalisée par le programme ci-dessous écrit en assembleur 8085. Commenter…

```
        LDA   2000H ;
        MOV   B, A ;
        LDA   2001H ;
        MOV   C, A ;
ETIQ :  ADD   B ;
        DCR   C ;
        JNZ   ETIQ ;
        STA   2010H ;
        HLT.
```



Responsable de la matière :

Dr. A. SOUKKOU

Université de Jijel
Faculté des Sciences & de la Technologie
Département d'Electronique
Licence : Electronique
Matière : ***Systèmes à Microprocesseurs***

E.M.D

(Corrigé Type)

EXERCICE 01 (07 pts)

1. Où se trouvent les éléments suivants dans une architecture d'un ordinateur : IP, RA, RI, GS, PSW, RM, Acc.

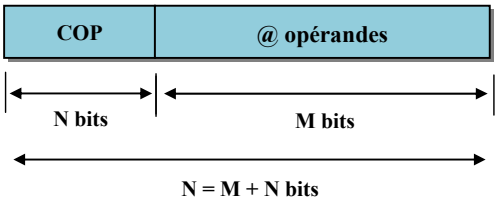
Unité de commande	UAL	Mémoire Centrale
GS, IP, RI	PSW, Acc	RA, RM

2. Mémoires à accès aléatoires ou séquentiels ? Discuter…

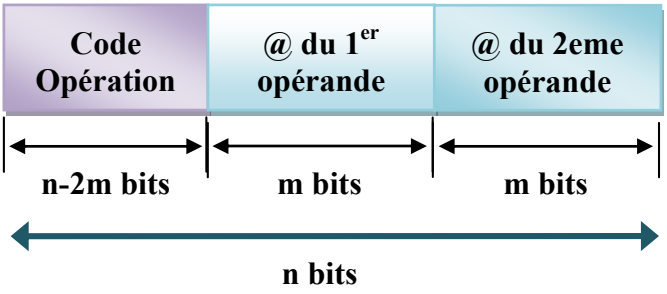
Mémoires à accès aléatoires	Mémoires à accès séquentiels
RAM/ROM	PILE

3. Qu'est-ce qu'un code d'instruction ? Schématiser la forme générale d'une instruction. Expliquer brièvement : Machine à 02 adresses.

Une instruction correspond à une action très simple, comme additionner deux nombres, lire ou écrire une case mémoire, etc. Chaque instruction est codifiée en mémoire sur quelques octets.



- ✓ Une instruction est composée de deux champs :
  - ⌖ Un champ **Code opération** (COP) représentant l'action que le processeur doit effectuer.
  - ⌖ Un champ des **opérandes** ou les **adresses des opérandes (@ opérandes)** définissant les paramètres de l'action (emplacement des opérandes). Un opérande peut s'agir d'une donnée ou bien d'une adresse mémoire.
- ✓ Format à 2 adresses



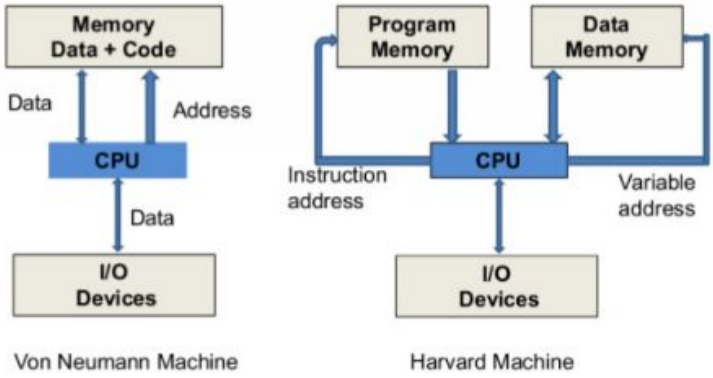
  - ⌖ Les instructions à 2 adresses sont les plus courantes.
  - ⌖ L'adresse du résultat est implicitement choisie: celui-ci est rangé à l'adresse du 2ième opérande ou à celle du premier opérande selon le choix fait par le constructeur

4. Citer les cas d'accès (tous les cas possibles) à la mémoire centrale durant l'exécution d'une instruction.

- ✓ 1er Accès : Lecture de l'instruction.
- ✓ 2eme Accès : Lecture de l'opérande.
- ✓ 3eme Accès : Ecriture du résultat.

- Nombre minimal = 1 seul accès (Lecture de l'instruction).
- Nombre maximal = 3 accès (Lecture de l'instruction, Lecture de l'opérande, Ecriture du résultat).

5. Architectures de Von Neumann et de Harvard. Quelle est la différence ?

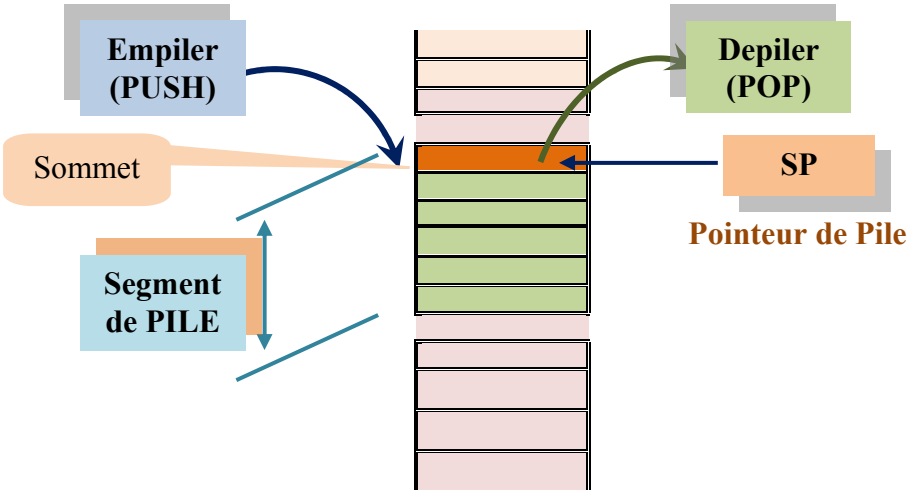


6. Citer toutes les registres internes du microprocesseur 8085 tout en indiquant la taille de chacun. Discuter…

Registres sur 8 bits	Registres sur 16 bits
A, B, C, D, E, H, L, RI, F(PSW)	BC, DE, HL, SP, PC (RA_{16}, RM_8)

7. A quoi sert la PILE dans le microprocesseur 8085 ? Quelles sont ses propres instructions ?

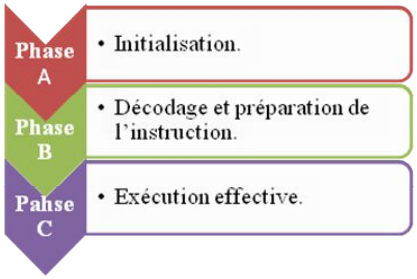
- La pile sert à sauvegarder les adresses de branchement (le contenu du PC) lors de l'exécution des programmes (branchement conditionnels et inconditionnels).
- Sauvegarde le contenu des registres (dans certains cas).



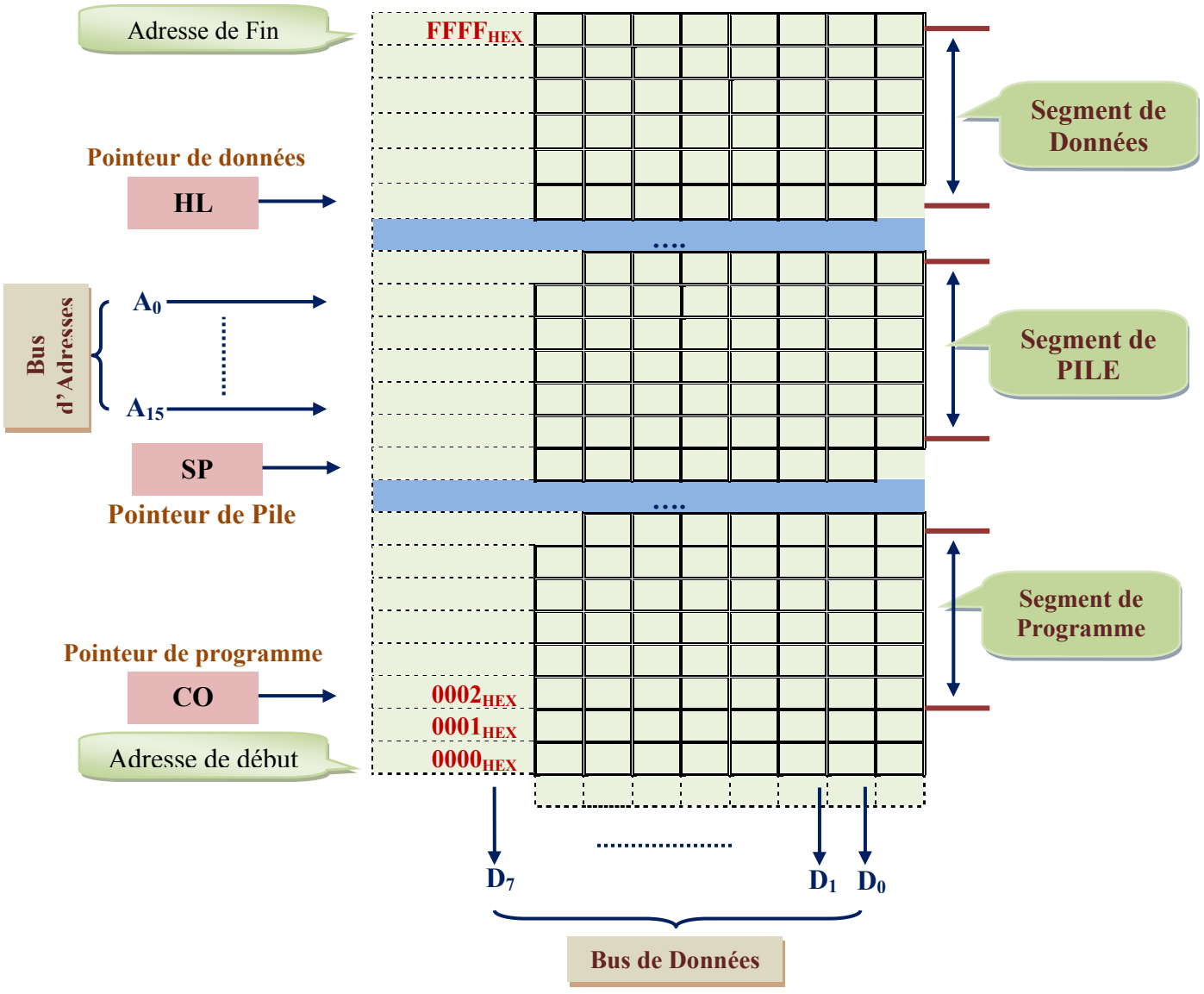
Représentation graphique de la Pile.

8. Quelles sont les étapes d'exécution d'une instruction ?

- Phase d'initialisation (cycle fetch ou recherche d'instruction dans la mémoire centrale).
- Phase de Décodage et préparation de l'exécution.
- Phase d'exécution effective.



9. Schématiser les segments de la mémoire centrale d'un microprocesseur 8085 ainsi que les différents registres d'adresses correspondants.



Segmentation de la mémoire du up8085.

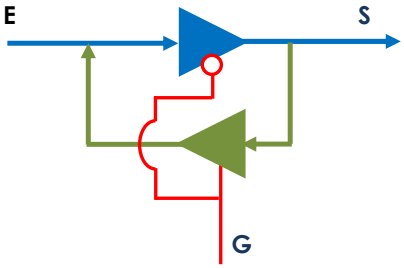
10. A quoi servent les modes d'adressage ? Citer tous les modes pour le microprocesseur 8085 avec des exemples.

- Les modes d'adressage Permettent de localiser précisément les opérandes d'une instruction → Cheminement des informations (données).

- Le up 8085 utilise 5 modes d'adressage, à savoir :
  1. Adressage implicite.
  2. Adressage immédiat.
  3. Adressage par registre.
  4. Adressage Direct.
  5. Adressage indirect.

Mode	Instruction	Exemple
Adressage implicite	INST R ;	INC A ;
Adressage immédiat	INST R/M, val	ADD A, #3C ;
Adressage par registre	INST R, R ;	ADD A, BC ;
Adressage direct	INST R, [adr] ; INST [adr] ,R ;	ADD A, 6EH ;
Adressage indirect	INST R, [R] ; INST [R], R;	ADD A, @R0 ;
Adressage indexé	/	JMP @A +DPTR

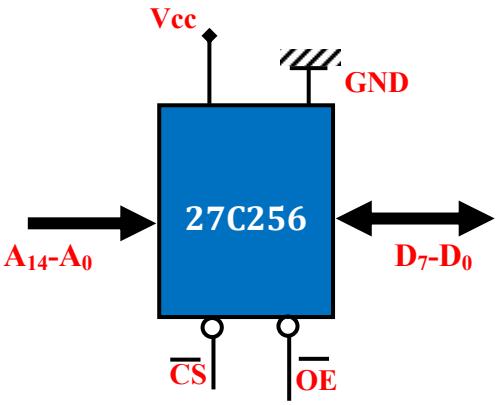
11. Donner la fonction du circuit suivant :



Ligne bidirectionnelle
S = E si G = 0
E = S si G = 1

EXERCICE 02 (07 pts)

1. Soit le schéma de la mémoire EPROM **27C256**. Déterminer :



✓ Le nombre de fils d'adresses.

Address inputs : A_{14}-A_0 soit 15 fils

✓ Le nombre de fils de données.

Data inputs : D_7-D_0 soit 8 fils

✓ Donner la capacité mémoire en Kilo byte et en Kilo octet.

Capacité = 2^{15}x8bits = 32 Kilo bytes. (Octet (Français) = Byte (Englais))
= 32 Kilo octets.

✓ La plage d'adresse (en Hexadécimal) utilisée pour cette mémoire.

Adresse de début = 000 0000 0000 0000_2 = 0000H;

Adresse de Fin = 111 1111 1111 1111_2 = 7FFFH. → Plage = [0000H – 7FFFH]

2. On considère un système à base d'un microprocesseur avec la configuration suivante :
- Mot mémoire de taille 1 byte.
- Bus d'adresse de taille 16 bits.

- Mémoire RAM de taille 64 Kilo bytes.

✓ Quelle est la taille maximale que peut avoir la mémoire centrale sur cette machine ?

Taille maximale = 64 Kilo bytes.

✓ Donner le schéma bloc de ce système.

✓ Déterminer la plage d'adressage de cette mémoire.

Adresse de début = 0000 0000 0000 0000_2 = 0000H;

Adresse de Fin = 1111 1111 1111 1111_2 = FFFFH. → Plage = [0000H – FFFFH]

✓ On désire réaliser une RAM de 64 Kilo bytes à l'aide de deux puces mémoires. Quel type d'assemblage doit-on réaliser ?

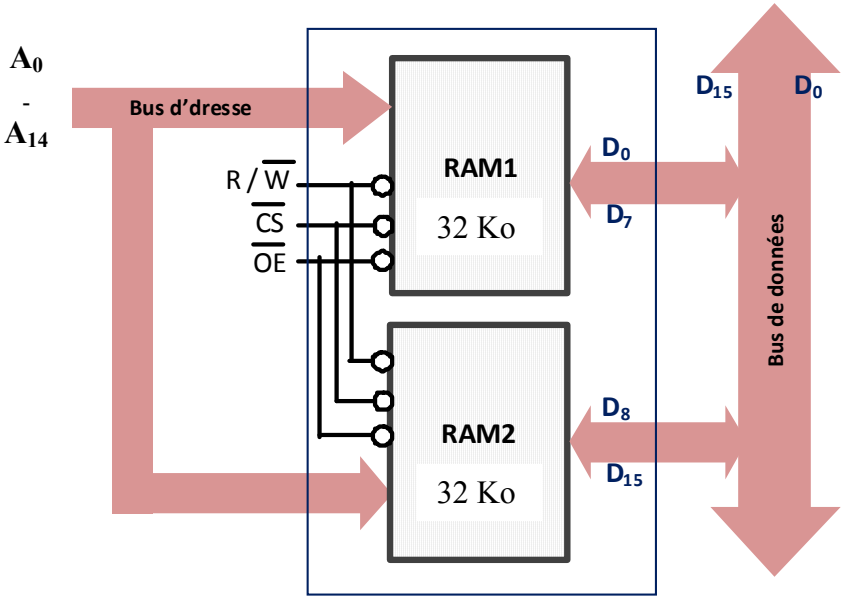
Assemblage Parallèle

A_{15}	A_{14}	A_{13}	A_{12}	A_{11}	A_{10}	A_9	A_8	A_7	A_6	A_5	A_4	A_3	A_2	A_1	A_0	Adresse	Circuit
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	**0000H**	**RAM1**
0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	**7FFFH**	
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	**8000H**	**RAM2**
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	**FFFFH**	

$$\begin{cases} \textbf{RAM 1} & \rightarrow \overline{\mathbf{CS}_1} = \overline{\mathbf{A}_{15}} \\ \textbf{RAM 2} & \rightarrow \overline{\mathbf{CS}_2} = \mathbf{A}_{15} \end{cases}$$

✓ Donner le schéma de câblage de cette nouvelle configuration.

✓ On souhaite construire une mémoire de 32K x 16 bits à partir de mémoires de 32K x 8 bits. Comment peut-on faire ?



EXERCICE 02 (06 pts)

1. Ecrire un programme assembleur 8085 qui permet de :

Tâche 1 :	Transférer la valeur BCH vers le registre BC ;
Tâche 2 :	Soustraire le contenu du registre BC avec le contenu de l'adresse mémoire BCH;
Tâche 3 :	Additionner le contenu de l'adresse mémoire BCH avec le contenu de l'adresse mémoire DEH et mettre le résultat dans l'adresse mémoire FFH;
Tâche 4 :	Additionner le contenu de l'accumulateur avec la valeur 1010H ; 8Bits
Tâche 5 :	Transférer le contenu de l'accumulateur à l'adresse mémoire 0F0FH;
Tâche 5 :	Additionner le contenu de l'adresse mémoire F000H avec le contenu de registre D et mettre le résultat dans l'adresse mémoire F000H;

Tâche	Instruction (s)	Mode d'adressage	Nbre d'accès à la mémoire	
			Lecture d'Instruction	Lecture d'Opérande
Tâche 1 :	MVI BC, #BCH ;	Immédiat	**1**	**0**
Tâche 2 :	MOV A, B ; SUB BCH ;	Registre Direct	**1** **1**	**0** **0**

Tâche 3 :	MOV A, BCH ;
	ADD DEH;
	MOV FFH, A;
		Direct
		Direct
		Direct
			1
			1
			1
				1
				1
				1

Tâche 4 :	ADI #10H ;	Immédiat	**1**	**0**
Tâche 5 :	MOV FFH, A ;	Direct	**1**	**1**

Tâche 5 :	MOV A, F000H ;
	ADD D ;
	MOV F000H, A;
		Direct
		Registre
		Direct
			1
			1
			1
				1
				0
				1

Nombre de fois où l'accès à la mémoire centrale = 11 + 3 + 1 + 2 = 17 fois				

Remarque : Signaler en cas d'erreur(s) dans l'énoncé du programme et donner des propositions.

- ✓ Quel est le mode d'adressage utilisé pour chaque instruction de ce programme ?
- ✓ Quel est le nombre de fois où l'accès à la mémoire centrale est effectué pour l'exécution du programme précédent ? Discuter…

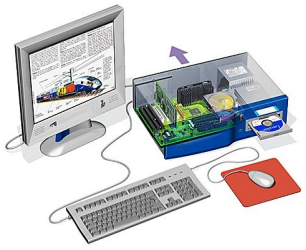
2. Ecrire un programme en assembleur 8085 qui réalise l'addition de 2 nombres de 2 octets chacun qui sont dans les cases mémoires d'adresse 8000h, 8001h et 8002h, 8003h ; on met le résultat dans les cases mémoires 8010h et 8011h.

Nombre 1 :	**@8001H**	**@8000H**
Nombre 2 :	**@8003H**	**@8002H**

A ← (8000H) ;
A ← (A) + (8002H) ;
8010 ← (A)
A ← (A) + (8001H) + CY ;
A ← (A) + (8003H);
8011 ← (A);
Fin.
	MOV A, 8000H ;
	ADD 8002;
	MOV 8010, A;
	ADC 8001;
	ADD 8003H;
	MOV 8011H, A;
	HLT.	

3. Quelle est la tâche réalisée par le programme ci-dessous écrit en assembleur 8085. Commenter…

```
        LDA   2000H ;   // Load multiplicant to accumulator
        MOV   B, A ;    // Move multiplicant from A(acc) to B register
        LDA   2001H ;   // Load multiplier to accumulator
        MOV   C, A ;    // Move multiplier from A to C
ETIQ :  ADD   B ;       // Add B(multiplier) with A
        DCR   C ;       // Decrement C, it act as a counter
        JNZ   ETIQ ;    // Jump to L if C reaches 0
        STA   2010H ;   // Store result in to memory
        HLT             // End
```



Responsable de la matière :

Dr. A. SOUKKOU